

<h1>SUB50c</h1> <h2>Constant Fraction Trigger</h2>

1. Funktion	2
1.1. Datenblatt.....	2
1.1.1. Anwendung.....	2
1.1.2. Daten	2
1.1.3. Aufbau	2
1.1.4. Stromversorgung	2
1.2. Blockdiagramm.....	3
1.3. Beschreibung	3
2. Betrieb.....	4
2.1. Konfigurierung	4
2.1.1. Pinbelegung	4
2.1.2. Lötbrücke für Delay	4
2.1.3 Bilder.....	5
2.1.4 Walk.....	6

1. FUNKTION

1.1. Datenblatt

1.1.1. Anwendung

Durch Steuerspannungen einstellbares Discriminatoremodul für Detektor-Pulse mit Anstiegszeiten von 1ns bis ca.50ns.

1.1.2. Daten

Eingang:	-20mV _{ss} bis -4V _{ss} , 50Ω, DC-gekoppelt
Ausgang:	pos./neg.ECL-Pegel, Pulsbreite 6ns (intern vergrößerbar)
Monitor:	Differenzsignal Fraction-Delay, -1.6V bis -3.1V, Mitte bei -2.4V an 50Ω
Steuersignale:	Schwelle: 0V bis -4V Walk: -4V bis +4V
Triggeranzeige:	Puls für LED ca.10ms mit 20mA
Delay:	Intern durch Lötbrücke an Delay-Line einstellbar (1ns bis 5ns in fünf Schritten).
Fraction:	0.5ns
Doppelpulsauflösung:	>15ns
Pulsverzögerung:	ca.6ns + Delay
Walk:	-20mV..-2V: ca. ±100ps

1.1.3. Aufbau

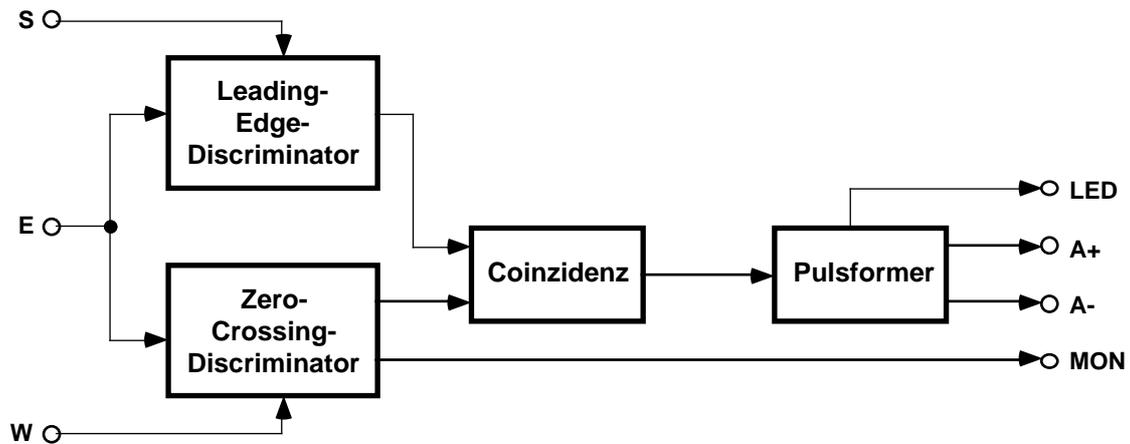
Koinzidenzschaltung aus Leading-Edge-Discriminator (Schwelle) und Zero-Crossing-Discriminator mit Pulsformer und LED-Zeitglied.

Aufgebaut als 14poliges Steckmodul.

1.1.4. Stromversorgung

Spannung	Strom	Leistung
+6V	26mA	0.156W
-6V	-194mA	1.164W
+12V		
-12V		
Gesamt		1.320W

1.2. Blockdiagramm



1.3. Beschreibung

Der Eingangspuls gelangt über einen Anpassungswiderstand (10Ω) an den negativen Eingang des Leading-Edge-Discriminators, sowie parallel an das Eingangsnetzwerk des Zero-Crossing-Discriminators (Dual-Komparator SP9687).

Der Leading-Edge-Komparator dient zur Schwellenselektion und erhält die entsprechende Referenzspannung (S) am positiven Eingang.

Der Zero-Crossing-Komparator bildet ein Differenzsignal aus dem durch eine Delay-Line (PE-20651 mit fünf Abgriffen) verzögerten Signal und dem durch einen Spannungsteiler (Fraction = 0.5) abgeschwächten Signal. Dadurch ergibt sich am Ausgang ein bipolares Signal (Bild 1), wobei der Zeitpunkt des Nulldurchganges unabhängig von der Anstiegszeit des Eingangssignals wird.

Um einen eventuellen Eingangsoffset ausgleichen zu können und um für die nachfolgende Triggerstufe den optimalen Nulldurchgang einzustellen, wird zusätzlich noch eine variable Offsetspannung (Walk) auf den negativen Eingang gegeben.

Der nichtinvert. Ausgang des Zero-Crossing-Komparators dient als Monitor-Ausgang. Die Koinzidenz mit dem Leading-Edge-Komparator wird durch ein flankengetastetes Master-Slave-Flip-Flop (10131) gebildet. Somit ist gewährleistet, daß nur der Zero-Crossing-Komparator zeitbestimmend (am Takteingang) werden kann (Bild 2).

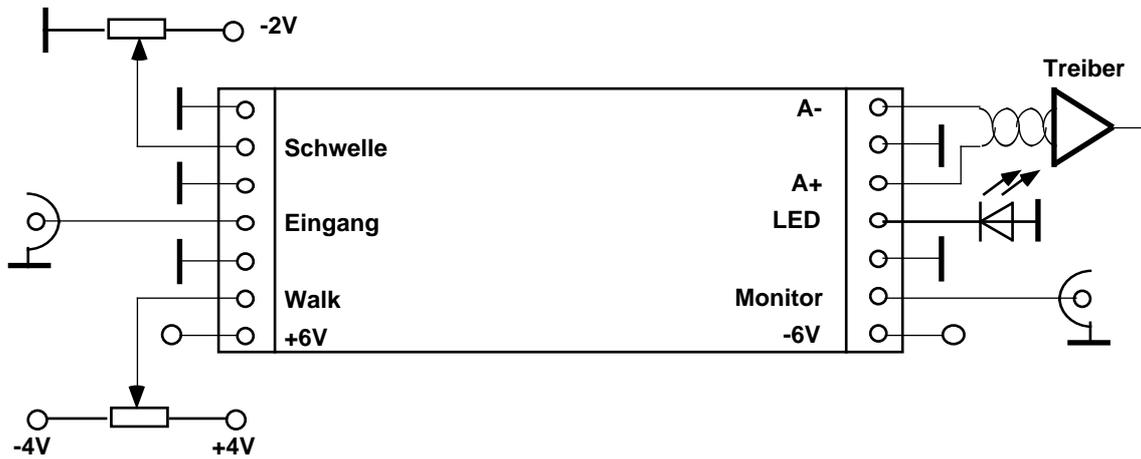
Dieses Flip-Flop realisiert ebenfalls die Impulsformstufe, da nach setzen des Flip-Flops über ein Zeitglied, gebildet aus einem Rückkopplungswiderstand zum Reset-Eingang und einem eventuell an diesem angeschlossenen Kondensator, nach einer bestimmten Zeit (min.6ns) das Zurücksetzen erfolgt. Da erst nach Zurücksetzen erneutes Setzen erfolgen kann, ist damit auch die Totzeit der Schaltung bestimmt (Bild 3).

Das zweite Flip-Flop des Dual-Bausteins mit einer Zeitkonstante von ca.10ms, wird als Monoflop zur Ansteuerung einer Leuchtdiode für die optische Kontrolle benutzt.

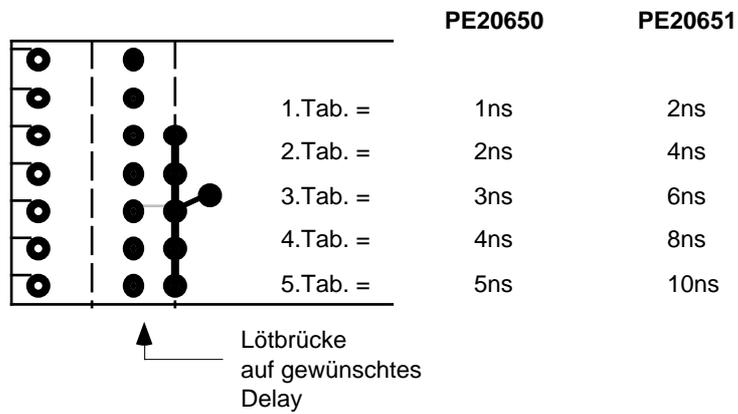
2. BETRIEB

2.1. Konfigurierung

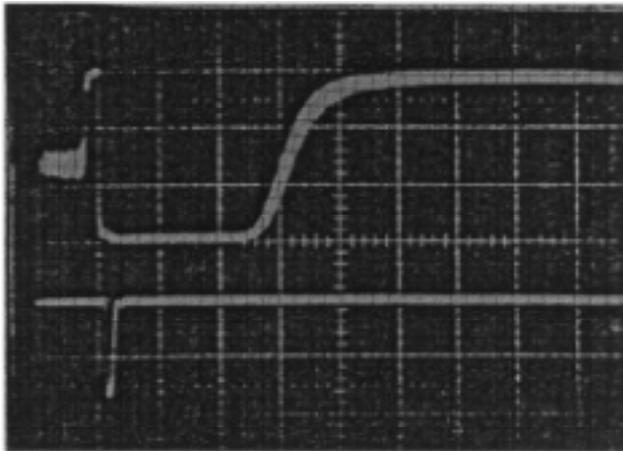
2.1.1. Pinbelegung



2.1.2. Lötbrücke für Delay



2.1.3 Bilder

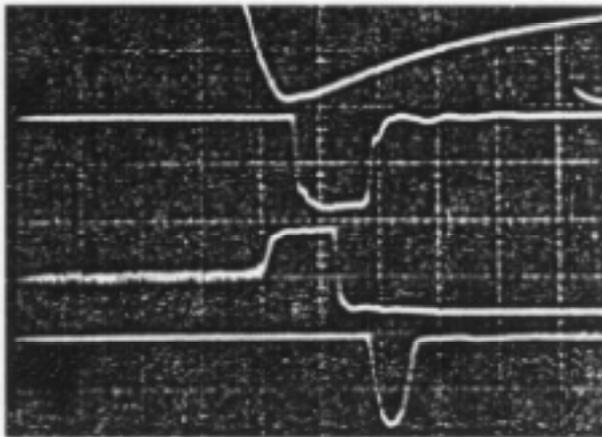


50ns/Div

Bild 1: Monitorsignal, Ausgang

50mV/Div
Zero-Crossing

0.5V/Div
Ausgang



10ns/Div

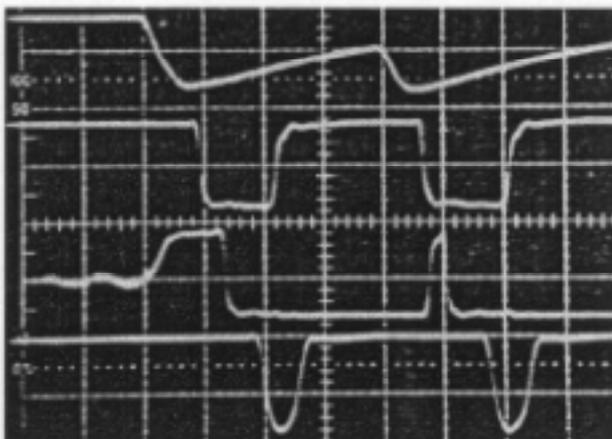
Bild 2: Zeitdiagramm

0.1V/Div
Eingang

0.1V/Div
Leading-Edge

0.1V/Div
Zero-Crossing

0.5V/Div
Ausgang



10ns/Div

Bild 3: Doppelpulsdiagramm

0.1V Eingang

0.1V Leading-Edge

0.1V Zero-Crossing

0.1V Ausgang

2.1.4 Walk

