

SU707: 8 x LVDS I/O

Beschreibung

Dieses Modul besitzt 8 LVDS-I/Os, die in zwei Gruppen auf zwei RJ45 Buchsen angeordnet sind.

Jede Gruppe (1..2) a 4 Kanäle (A..D) kann entweder als Input oder als Ausgang programmiert werden.

Alle entsprechenden DIOs müssen dann gleichsinnig beschaltet werden.

<Bild>

Funktionen

Anzahl	Modul	FPGA Modul
8	LVDS I/O	DIO

SU707: 8 x LVDS I/O

Steckerbelegung

Pin	Signal	Bedeutung
1	+ 5V	Spannungsversorgung
2	+5V	Spannungsversorgung
3	In_C1	
4	In_D1	
5	Out_C1	
6	Out_D1	
7	Out_A1	
8	Out_B1	
9	In_A1	
10	In_B1	
11	In_C2	
12	In_D2	
13	Out_C2	
14	Out_D2	
15	Out_A2	
16	Out_B2	
17	In_A2	
18	In_B2	
19	En_In_2	
20	En_Out_2	
21	En_In_1	
22	En_Out_1	
23		
24		
25		
26		
27		
28		
29		
30		
31		
32		
33		
34		
35	GND	Spannungsversorgung und Signalreferenz
36	GND	Spannungsversorgung und Signalreferenz